

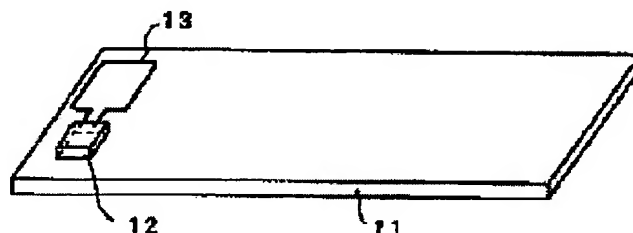
SEMICONDUCTOR DEVICE

Patent number: JP2000020665
Publication date: 2000-01-21
Inventor: WATANABE SHIGEYOSHI; NAGAOKA MASAMI; KAMEYAMA
ATSUSHI; YOSHIHARA KUNIO
Applicant: TOKYO SHIBAURA ELECTRIC CO
Classification:
- international: **G06K19/07; G06K19/077; G08B13/24; H04B5/02; G06K19/07;
G06K19/077; G08B13/24; H04B5/02; (IPC1-7): H04B5/02;
G06K19/07; G06K19/077; G08B13/24**
- european:
Application number: JP19980199535 19980630
Priority number(s): JP19980199535 19980630

Report a data error here

Abstract of JP2000020665

PROBLEM TO BE SOLVED: To provide a semiconductor device which is freely deformable, can be attached to merchandise of an arbitrary shape, is low in unit cost, does not require recovery after use and can prevent the erroneous operation of a circuit. **SOLUTION:** An LSI chip 12 formed into a thin film silicon and an antenna 13, which is formed of a vapor-deposited metal film and is connected to the LSI chip 12, are formed on a flexible film 11. When the antenna 13 receives electromagnetic waves, an electromotive force is generated by an electromagnetic induction, then the LSI chip 12 operates by being supplied with the force, and transmits the data held inside by way of the antenna 13. When the LSI chip 12 has not only a transmission circuit but also a reception circuit and a signal processing circuit, it is possible to receive a signal and process it by way of the antenna 13 and to transmits the signal in accordance with the result. Thus, the LSI chip 12, consisting of the film silicon and the antenna 13 consisting of the vapor deposited metal film, are formed on the flexible film 11, the device can be freely deformed and transformation is performed freely, and the film 11 can be affixed on a attached to merchandise of various shapes, and also made low in cost and reduced in power consumption.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-20665

(P 2 0 0 0 - 2 0 6 6 5 A)

(43) 公開日 平成12年 1 月21日 (2000. 1. 21)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
G06K 19/07		G06K 19/00	H 5B035
19/077		G08B 13/24	5C084
G08B 13/24		H04B 5/02	5K012
// H04B 5/02		G06K 19/00	K

審査請求 未請求 請求項の数 4 F D (全 8 頁)

(21) 出願番号 特願平10-199535

(22) 出願日 平成10年 6 月30日 (1998. 6. 30)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 渡 辺 重 佳

神奈川県川崎市幸区小向東芝町 1 株式会
社東芝研究開発センター内

(72) 発明者 長 岡 正 見

神奈川県川崎市幸区小向東芝町 1 株式会
社東芝研究開発センター内

(74) 代理人 100064285

弁理士 佐藤 一雄 (外 3 名)

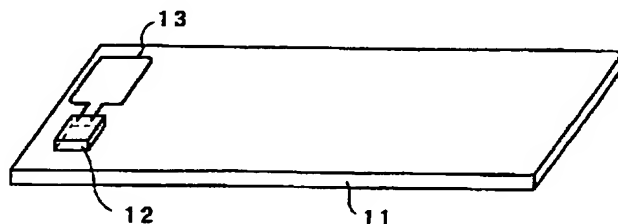
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 変形自在で任意の形状の商品に取り付けが可能で、単価が安く使用後の回収を不要とし、さらに回路の誤動作の防止が可能な半導体装置を提供する。

【解決手段】 可撓性フィルム 1 1 上に、薄膜シリコンに形成された L S I チップ 1 2 と、金属膜が蒸着されて形成され L S I チップ 1 2 に接続されたアンテナ 1 3 とが形成されている。アンテナ 1 3 に電磁波が受信されると電磁誘導により起電力が発生し、L S I チップ 1 2 がこの電力を供給されて動作し、内部に保持していたデータをアンテナ 1 3 を介して送信する。L S I チップ 1 2 が、送信回路のみならず受信回路及び信号処理回路を有する場合は、アンテナ 1 3 を介して信号を受信して処理を行い、その結果に応じて信号を送信することができる。このように、可撓性フィルム 1 1 に薄膜シリコンから成る L S I チップ 1 2 と蒸着された金属膜から成るアンテナ 1 3 が形成されていることで、変形が自由で多様な形状の商品に貼り付けることができ、コスト及び電力の低減にも寄与する。



【特許請求の範囲】

【請求項 1】可撓性フィルムと、
前記可撓性フィルム上に形成され、電磁波を受信するアンテナと、
前記可撓性フィルム上に搭載された薄膜シリコンに形成され、前記アンテナに前記電磁波が受信され電磁誘導により発生した電力を供給されて動作し、内部に保持しているデータを前記アンテナを介して送信する回路と、
を備えることを特徴とする半導体装置。

【請求項 2】前記回路は、前記アンテナにより受信された前記電磁波を信号として与えられて所定の処理を行い、この処理の結果に基づいて内部に保持している前記データを前記アンテナを介して送信することを特徴とする請求項 1 記載の半導体装置。

【請求項 3】前記回路は、前記データを記憶する書き換え可能なメモリをさらに備えることを特徴とする請求項 1 又は 2 記載の半導体装置。

【請求項 4】前記回路は、前記薄膜シリコンにおいてボディが相互に電氣的に分離されるように形成された複数のトランジスタを有し、各々のトランジスタにおけるボディ電位はゲート電位と同一になるように、他のトランジスタのボディ電位とは独立して制御されることを特徴とする請求項 1 乃至 3 のいずれかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置であって、例えば物流システムにおける商品管理用のタグとして用いるのに好適な装置に関する。

【0002】

【従来の技術】近年、通信技術の進歩及び物流関連ビジネスの進展に伴い、無線で情報を送信する通信機能を備えたいわゆる無線タグを商品に取り付けて、商品の販売管理や在庫管理を行うことが以下の文献 1 により提案されている。

【0003】文献 1：月刊セミコンダクタワールド、1998 年 3 月号、第 22～33 頁「電子商取引へ FeRAM が 99 年に出陣、ファッション衣料品が携帯端末を持つ」

図 16 に、従来の無線タグの外観を示す。樹脂性ケース 141 に、通信機能を有する回路が集積された LSI (Large Scale Integrated circuit) チップ 142 と、LSI チップ 142 に接続されたアンテナ 145 と、LSI チップ 142 が処理した内容を表示する LCD (Liquid Crystal Display) 表示装置 143 と、LSI チップ 142 に電源を供給する太陽電池 144 とが搭載されている。

【0004】例えば、小売店におけるレジスタから、当該無線タグが取り付けられている商品の分類、名称、売値等に関する属性データを問い合わせる信号が発信され、アンテナ 145 を介して LSI チップ 142 に受信され

る。LSI チップ 142 はバルクシリコン基板上に回路が形成されており、内蔵するメモリに記憶されている商品の属性データを LCD 表示装置 143 に表示させ、さらにアンテナ 145 を介して属性データを示す信号をレジスタへ向けて送信する。

【0005】図 17 に、LSI チップ 142 に内蔵された回路の概略構成を示す。この回路は、RF (Radio Frequency) 信号変復調部 161 と、信号／データ処理部 152 とを備えている。RF 信号変復調部 161 はアンテナ 145 を介して信号を送受信するために必要な変復調等の処理を行うもので、変調回路 162、復調回路 163、アンテナドライバ 164、R/F アンプ 165 を有している。信号／データ処理部 152 は受信した信号に基づいて内蔵するデータを画像表示及び送信するために必要な処理を行い、中央処理装置 (MPU) 155、ROM/RAM 部 154、インタフェース (I/F) 部 153、入出力 (I/O) 部 156 を有している。

【0006】このように、従来の無線タグはバルクシリコン基板上に形成された LSI チップ 142 と、LSI 142 を駆動するための太陽電池 144 と、無線タグの処理の状況を作業者が目視確認するための LCD 表示装置 143 とを備えていた。

【0007】しかし、この無線タグは上述したような多くの機能を搭載するため、その大きさは 8.5 cm × 5.75 cm というようになり大きかった。

【0008】また、バルクシリコンに形成された LSI チップ 142 等を搭載するためケースとして堅い樹脂性ケース 141 が用いられていた。このため、表面が平坦でかつ比較的大きい商品にしか無線タグを取り付けることができなかった。

【0009】さらに、1 個当たりの価格は約 1000 円とかなり高く、これを取り付ける商品は約 1 万円以上のものに限定されていた。さらに、高価格ゆえ販売後にはこの無線タグを回収しなければならないという問題もあった。

【0010】上述の無線タグにおける大きく形が固定され価格が高いという問題のうち、大きさ及び価格の問題を若干解消したものが、以下の文献 2 により提案され図 18 に示された従来の他の無線タグである。

【0011】文献 2：TRIGGER、1997 年 7 月号、第 32～33 頁「1 枚 100 円以下を実現した小型非接触ラベル」

この無線タグは、機能を無線に絞込むことで、表示部と電源とを内蔵しないものとなっている。さらにコストを低減するため、このタグはバルクシリコン基板上に形成した約 3 mm 角のベアチップ 172 とアンテナ 173 とが透明樹脂 171 上に直接搭載されており、さらにアンテナ 173 を小さくするため 2 GHz 帯の周波数で送受信が行われる。

【0012】この無線タグによれば、6 cm × 1 cm ×

0. 1 mmの大きさまで小型化が可能で、かつ価格を 1 個当たり 100 円程度まで低減することができる。

【0013】しかし、この無線タグも形が固定されており、表面が平坦でかつ比較的な大きい商品にしか取り付けることができなかった。また、依然としてタグとしては価格が高いため、回収が必要であった。さらに、内蔵電池を備えていないため、文献 1 に示された無線タグと比較すると、回路としての機能が大幅に限定されていた。

【0014】また、文献 2 に開示された無線タグでは、コスト低減のためバルクシリコン基板上にデジタル信号を処理する信号／データ処理部と、アナログ信号を処理する RF 変復調部とを混載しなければならない。この結果、信号／データ処理部が発生するノイズが RF 変復調部に影響し、誤動作を招くおそれがあった。

【0015】

【発明が解決しようとする課題】上述のように、従来の無線タグにはタグ自身の形状が固定されており、柔軟性がないため取り付け可能な商品が限定され、コストが高く回収を必要とし、さらに一チップに混載されたデジタル回路が発生するノイズでアナログ回路が誤動作するという問題があった。

【0016】本発明は上記事情に鑑みてなされたもので、変形自在で任意の形状の商品に取り付けが可能で、単価が十分に低減され使用後に回収する必要がなく、回路の誤動作を防止することが可能な半導体装置を提供することを目的とする。

【0017】

【課題を解決するための手段】本発明の半導体装置は、可撓性フィルムと、前記可撓性フィルム上に形成され、電磁波を受信するアンテナと、前記可撓性フィルム上に搭載された薄膜シリコンに形成され、前記アンテナに前記電磁波が受信され電磁誘導により発生した電力を供給されて動作し、内部に保持しているデータを前記アンテナを介して送信する回路とを備えることを特徴としている。

【0018】ここで前記回路は、前記アンテナにより受信された前記電磁波を信号として与えられて所定の処理を行い、この処理の結果に基づいて内部に保持している前記データを前記アンテナを介して送信するものであってもよい。

【0019】また前記回路は、前記データを記憶する書き換え可能なメモリをさらに備えてもよい。

【0020】前記回路は、前記薄膜シリコンにおいてボディが相互に電気的に分離されるように形成された複数のトランジスタを有し、各々のトランジスタにおけるボディ電位はゲート電位と同一になるように、他のトランジスタのボディ電位とは独立して制御されるものであってもよい。

【0021】

【発明の実施の形態】以下、本発明の一実施の形態について図面を参照して説明する。

【0022】本発明の第 1 の実施の形態による半導体装置の外観を図 1 に示す。可撓性フィルム 11 の表面上に、LSI チップ 12 とアンテナ 13 とが搭載されている。

【0023】可撓性フィルム 11 は、柔軟性のある樹脂やゴム、紙等の材料から成り、平坦なシート形状を有するものである。例えば、フィルム 11 としてバーコード用のシールを用いてもよい。

【0024】LSI チップ 12 は、バルクシリコン基板ではなく薄膜シリコンに LSI が形成され、大きさは例えば約 2 mm 角である。

【0025】アンテナ 13 は、可撓性フィルム 11 の表面上に金属膜が蒸着されて形成され、LSI チップ 12 に電気的に接続されている。また、本装置では送受信のための信号として GHz 帯の周波数を有するものを扱うことで、アンテナ 13 の長さが例えば全長約 7 cm というように極力短くなっている。また、アンテナ 13 が変形しにくいように、矩形状の可撓性フィルム 11 の短辺方向に沿って配置されている。

【0026】また、本装置は電池等の電源や LCD 等の画像表示装置を有していない。LSI チップ 12 は、アンテナ 13 に電磁波が受信されて電磁誘導によって発生した電力を供給されて動作する。

【0027】このように、本実施の形態による半導体装置は可撓性フィルム 11 に 2 mm 角程度の LSI チップ 12 とアンテナ 13 とが形成されているので、装置全体に柔軟性があり、自在に変形可能である。また、可撓性フィルム 11 の裏面側に接着剤を塗布したり接着シートを貼り付けることで、この半導体装置を多種多様なものに自在に貼り付けることができる。例えば、図 3 (a) に示された林檎 41 やバナナ 43 のような様々な形状の商品に、本実施の形態による半導体装置を無線タグ 42、44 として貼り付けることができる。

【0028】図 2 に、LSI チップ 12 が搭載する回路のブロック構成を示す。この回路は、RF 信号変復調部 31 と、信号／データ処理部 21 とを備えている。RF 信号変復調部 31 は、アンテナ 13 を介して信号を送受信するために必要な変復調等の処理を行うもので、変調回路 32、復調回路 33、アンテナドライバ 34、R/F アンプ 35 を有している。信号／データ処理部 21 は受信した信号に基づいて内蔵するデータをアンテナ 13 を介して送信するために必要な処理を行うもので、MPU 24、ROM/RAM 部 23、I/F 部 22、I/O 部 25 を有している。

【0029】このように、本実施の形態ではアンテナ 13 を介して RF 信号変復調部 31 により信号を受信し、受信した信号に基づいて信号／データ処理部 21 において ROM/RAM 部 23 に格納された属性データ等のデ

ータを、RF信号変復調部31からアンテナ13を介して送信する。

【0030】しかし、このような回路構成を必ずしも備えている必要はない。例えば、受信機能や内蔵メモリ、MPUを備えていなくともよい。この場合には、アンテナ13に電磁波が受信されて電磁誘導により起電力が発生して回路が動作を開始し、これにより所定のデータを自動的に送信する。この場合のデータは、内蔵メモリの代わりにファームウェア化された状態で保持されたものを用いることができる。

【0031】次に、本実施の形態による半導体装置を製造する方法について図4～図9を用いて説明する。図4に示されたように、LSIチップを形成するための薄膜シリコンとして、シリコン基板51の表面上に埋め込み酸化膜52が形成されたSOI (Silicon On Insulator) 基板を用いる。これは、コスト及び消費電力の低減化が可能であり、しかも後の工程で埋め込み酸化膜52上に薄膜シリコン53を形成することが容易だからである。ここで、例えばシリコン基板51の厚さは約500 μm 、埋め込み酸化膜52は0.1～0.4 μm 、薄膜シリコン53は0.1～1.0 μm としてもよい。

【0032】このような基板を用いて、図5～図9に示されるような工程を経てLSI素子とアンテナ13とを形成する。図5に示されたように、薄膜シリコン53の周辺部に、例えばLOCOS法を用いて分離層54を形成し、さらに薄膜シリコン53の内部にLSI素子として例えばNチャネル型MOSトランジスタのN⁺型拡散層55及び56を不純物の注入及び拡散により形成する。N⁺型拡散層55及び56が形成された薄膜シリコン53の表面上に、ゲート絶縁膜を介してゲート電極58を形成する。また、ゲート電極58が形成されていない領域には、絶縁膜57を形成する。さらに、N⁺型拡散層56とコンタクトをとった状態で、絶縁膜57上にアルミニウム等の金属をスパッタリングにより蒸着させて、アンテナ接続用金属配線59を形成する。

【0033】そして、図6に示されたように、絶縁膜57やアンテナ接続用金属配線59が形成された基板51の表面上に接着剤60を塗布する。これは、薄膜シリコン53及び埋め込み酸化膜52と、その下のシリコン基板51とを切り離すための準備として行う。

【0034】次に、図7に示されたように、接着剤60を介在させた状態でシリコン基板51の表面上にフィルム61を載せる。図8に示されたように、フィルム61が下部にくるように上下を反転させ、シリコン基板52を研磨していくことで切り離す。

【0035】このようにして得られたLSIチップ12を、図9に示されたように上述の可撓性フィルム11の表面上に接着剤等を用いて固定する。さらに、LSIチップ12の側面に露出したアンテナ接続用金属配線59と電氣的に接続されるように、アルミニウム等の金属を

スパッタリングにより可撓性フィルム11上に蒸着させて、アンテナ13を形成する。

【0036】ここで、本実施の形態における薄膜シリコンを用いたLSIチップ12と、従来の無線タグにおけるバルクシリコン基板を用いたLSIチップ142とにおける、それぞれのトランジスタの構造及びその製造工程について比較する。

【0037】従来のバルクシリコン基板を用いたLSIチップ142では、図10にその縦断面構造が示されたMOS型トランジスタと、図12に示された縦型バイポーラトランジスタとが、いわゆるバルクBiCMOS技術が用いられて形成されている。MOS型トランジスタは、バルクシリコン基板81の表面部分に、ソース、ドレインとしての不純物拡散層82、83と、ゲート電極84とを備えている。バイポーラトランジスタは、バルクシリコン基板81の表面部分において、シャロートレンチ04とディープトレンチ102及び103とによって素子分離された状態で、ベース105、エミッタ106、コレクタ107が形成されている。

【0038】本実施の形態における薄膜シリコンに形成されるMOSトランジスタは図11に示されるような構造を有し、横型バイポーラトランジスタは図13に示されるような構造を有している。MOSトランジスタは、埋め込み酸化膜52の下面側に薄膜シリコン53が位置し、この薄膜シリコン53にソース、ドレインとしてのN⁺型拡散層55、56が形成され、ゲート酸化膜を介してゲート電極58が形成されている。

【0039】横型バイポーラトランジスタは、埋め込み酸化膜52の下面側の薄膜トランジスタ53に、コレクタとしてのN⁺型拡散層112、ベースとしてのP型拡散層113、エミッタとしてのN⁺型拡散層114が形成され、それぞれの拡散層112～114上には電極115～117が形成されている。

【0040】本実施の形態ではバルクシリコンを用いずに薄膜シリコンにトランジスタを形成するため、寄生容量が小さく高速化及び低消費電力化に寄与することができる。

【0041】さらに、図12より明らかなように、従来の無線タグにおけるバルクシリコンに形成される縦型バイポーラトランジスタは、その構造が極めて複雑で多くの工程を必要とし、製造コストが高いという問題がある。

【0042】これに対し、本実施の形態において用いられる横型バイポーラトランジスタは、図13に示されるように構造が簡易であり、製造工程の数も縦型バイポーラトランジスタより少ない。例えば、LSIのデザインルールを0.25～0.35 μm とした場合、横型バイポーラトランジスタは約520で縦型バイポーラトランジスタは約370である。従って、本実施の形態によれば工程数を約2/3まで削減することができる。工程数

が減少すると歩留まりも向上するため、LSIチップの総合コストで考えると従来よりも約1/2~1/4に低減することが可能である。

【0043】また、LSIチップを搭載する基板のコストを考えた場合、従来の装置で用いていた透明樹脂よりも本実施の形態における可撓性フィルムの方が約1/2まで低減することができる。図18に示された従来の無線タグを約100円とすると、本実施の形態は約30円程度であり、約1/3まで低減することができる。よって、例えば単価が100円程度の安い商品にも本実施の形態による装置を無線タグとして用いることが可能であり、しかも回収が不要であるので、適用可能な市場が大幅に広がる。

【0044】さらに、本実施の形態によれば従来の無線タグよりも消費電力を低減する効果が得られる。図14に示されたように、薄膜シリコン53に形成された各々のトランジスタにおけるボディ122、123の間を、埋め込み酸化膜52に接続された絶縁膜124で電氣的に分離するように構成することで、各々のボディ122、123の電位を独立して制御することができる。これにより、各々のトランジスタ毎に、ゲート58aとボディ122とを電氣的に接続し、同様にゲート58bとボディ123とを接続して動作させることができる。

【0045】例えば電源電圧として0.5Vを用いた場合、図15に示されたように、トランジスタのボディ電圧はゲート電圧と同じ0.5Vであり、閾値電圧がほぼ0Vになる。よって、0.5Vの低電源電圧によっても高速に動作させることができる。また、トランジスタがオフ状態にある場合、ボディ電位とゲート電位は共に0Vとなり、閾値電圧が約0.2Vに上昇してオフ時のリーク電流を低減することができる。従来の無線タグは電源電圧として1.5~3.0Vを選択しているが、本実施の形態によれば上述したような理由により消費電力を1~2桁低減することが可能である。

【0046】ところで、本実施の形態ではコスト低減のため太陽電池等の電源を内蔵していない。このため、図2にROM/RAM部として示されたような内部メモリを用いてデータを送信するように構成する場合には、不揮発性記憶装置を用いる必要がある。例えば、より低電源電圧で動作可能なFerro RAMを用いてもよい。ここでFerro RAMは、強誘電体を用いてデータの保持を行うが、強誘電体部はトランジスタの形成後、トランジスタの上部に形成される。よって、本実施の形態のようにシリコン基板が最終的に削除される場合にも形成することが可能である。

【0047】内部メモリの容量は、LSIチップ12の面積を縮小するため64~1Kビットというように最小限に抑えることが望ましい。

【0048】また、内部メモリとして随時書き換え可能なメモリを用いることで、第三者のデータ読み出しを防

ぐ暗号システムを導入した場合のセキュリティを向上させることができる。この場合のメモリとしては、上述したFerro RAMの他に、E² PROMを用いることもできる。

【0049】暗号システムとして、従来の無線タグでは標準的なDES (Data Encryption Standard) を用いる場合が多かった。本実施の形態では、このようなシステムを用いてもよいが、セキュリティ性をより高めるために、書き換え可能なメモリを用いることで定期的にRFU部の暗号を再構成してもよい。

【0050】従来の無線タグでは、上述したようにバルクシリコン基板にアナログ回路とデジタル回路とを混載していたため、デジタル回路が発生するノイズによりアナログ回路が誤動作する場合があった。これに対し、本実施の形態ではバルクシリコン基板を用いずに薄膜シリコンを用いて回路を形成しているため、ノイズによる誤動作を防止することができる。

【0051】

【発明の効果】以上説明したように本発明によれば、可撓性フィルムにアンテナ及び回路を形成しているため、変形自在であらゆる形状の商品への貼り付けが可能であり、またコストが低減されるため使用後の回収が不要であると共に適用可能な市場が拡大され、さらにアンテナに受信した電磁波により回路を駆動することで消費電力の低減が可能である。また、回路が薄膜シリコンに形成されているため、バルクシリコン基板を用いた場合と異なり、回路が内部で発生したノイズにより誤動作することが防止される。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態による半導体装置の外観を示した斜視図。

【図2】同半導体装置に含まれるLSIチップの内部構成を示したレイアウト図。

【図3】同半導体装置を商品に貼り付けた状態を示した説明図。

【図4】同半導体装置におけるLSIチップを形成する薄膜シリコンの断面を示した縦断面図。

【図5】同薄膜シリコンを用いて素子を形成する場合の一工程を示した縦断面図。

【図6】同薄膜シリコンを用いて素子を形成する場合の図5に続く一工程を示した縦断面図。

【図7】同薄膜シリコンを用いて素子を形成する場合の図6に続く一工程を示した縦断面図。

【図8】同薄膜シリコンを用いて素子を形成する場合の図7に続く一工程を示した縦断面図。

【図9】図8に示されたLSIチップをフィルム上に搭載しアンテナを形成したときの断面を示した縦断面図。

【図10】従来の無線タグにおいて用いられていたバルクシリコン基板に形成されたMOSトランジスタの断面を示した縦断面図。

【図 1 1】本発明の一実施の形態において用いられる薄膜シリコンに形成された MOS トランジスタの断面を示した縦断面図。

【図 1 2】従来の無線タグにおいて用いられていたバルクシリコン基板に形成されたバイポーラトランジスタの断面を示した縦断面図。

【図 1 3】本発明の一実施の形態において用いられる薄膜シリコンに形成されたバイポーラトランジスタの断面を示した縦断面図。

【図 1 4】同実施の形態において用いられる薄膜シリコンに形成され相互に分離された複数の MOS トランジスタの断面を示した縦断面図。

【図 1 5】図 1 4 に示された MOS トランジスタの閾値電圧とボディ電圧との関係を示したグラフ。

【図 1 6】従来の無線タグの外観を示した斜視図。

【図 1 7】同無線タグに含まれる L S I チップの内部構成を示したレイアウト図。

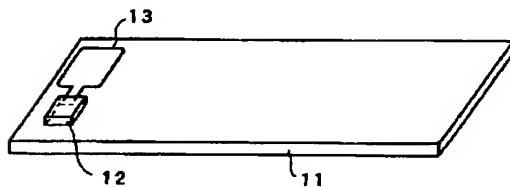
【図 1 8】従来の他の無線タグの外観を示した斜視図。

【符号の説明】

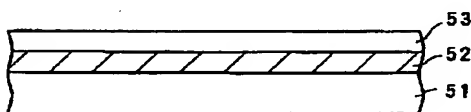
1 1 可撓性フィルム
1 2 L S I チップ
1 3 アンテナ
2 1 信号/データ処理部
2 2 I / F 部

2 3 ROM / RAM 部
2 4 M P U
2 5 I / O 部
3 1 R F 変復調部
3 2 変調回路
3 3 復調回路
3 4 アンテナドライバ
3 5 R F アンプ
4 1 林檎
4 3 バナナ
4 2、4 4 無線タグ
5 1 シリコン基板
5 2 埋め込み酸化膜
5 3 薄膜シリコン
5 4 分離層
5 5、5 6、1 1 2 N⁺ 拡散層
5 7、1 2 4 絶縁膜
5 8、5 8 a、5 8 b ゲート電極
5 9 アンテナ接続用金属配線
6 0 接着剤
6 1 フィルム
1 1 5 ~ 1 1 7 電極
1 2 2、1 2 3 ボディ

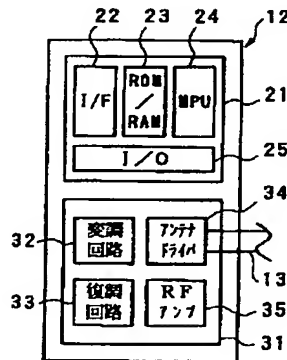
【図 1】



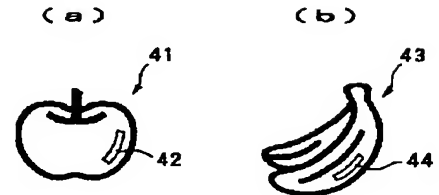
【図 4】



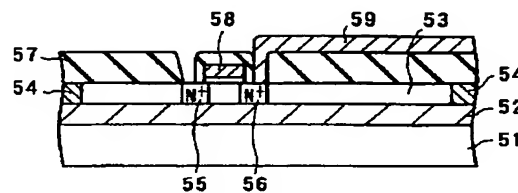
【図 2】



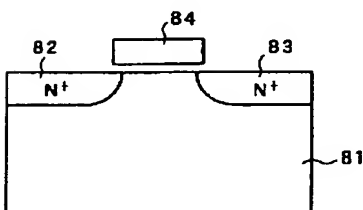
【図 3】



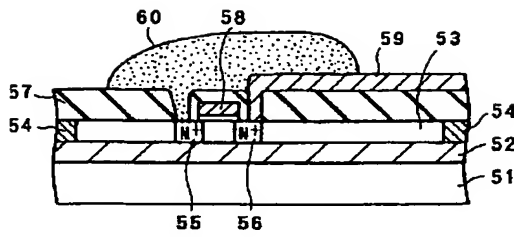
【図 5】



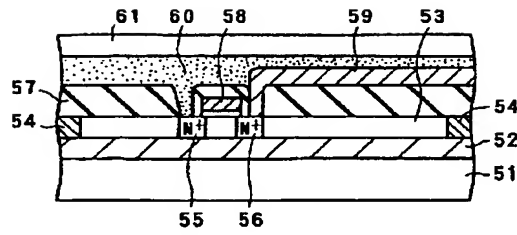
【図 1 0】



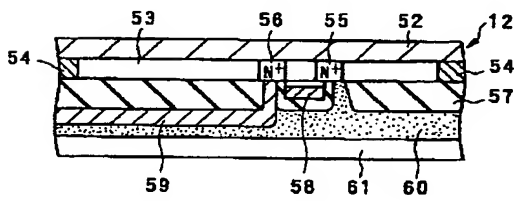
【図 6】



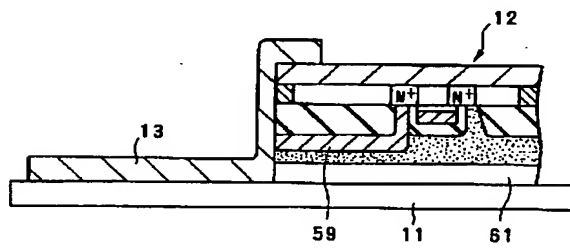
【図 7】



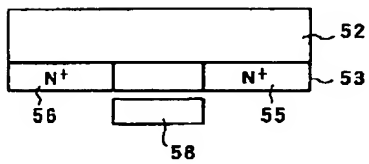
【図 8】



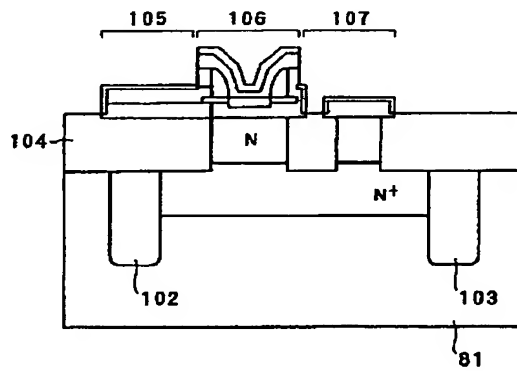
【図 9】



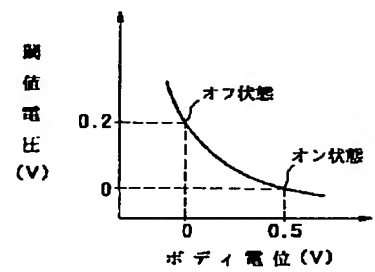
【図 11】



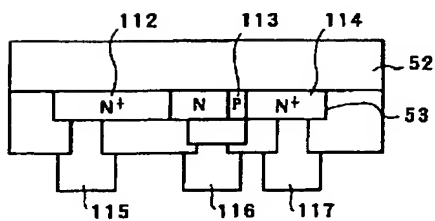
【図 12】



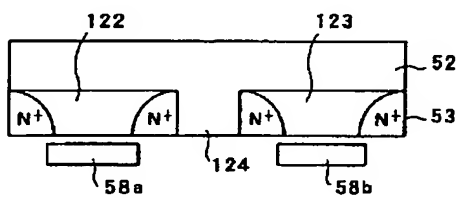
【図 15】



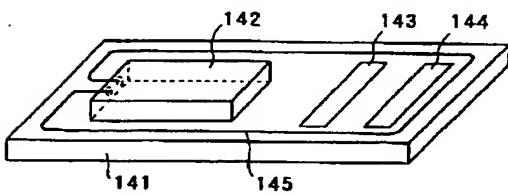
【図 13】



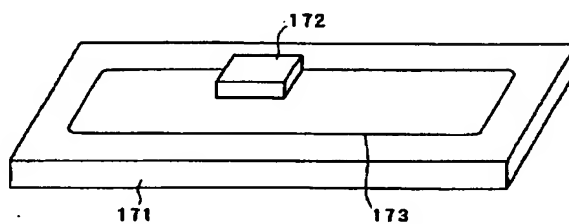
【図 14】



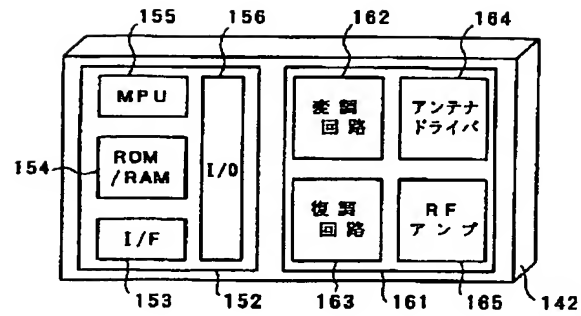
【図 16】



【図 18】



【図 17】



フロントページの続き

(72)発明者 亀 山 敦
 神奈川県川崎市幸区小向東芝町 1 株式会
 社東芝研究開発センター内
 (72)発明者 吉 原 邦 夫
 神奈川県川崎市幸区小向東芝町 1 株式会
 社東芝研究開発センター内

F ターム(参考) 5B035 AA00 AA05 AA11 BA03 BB09
 BC00 CA01 CA23
 5C084 AA03 AA08 BB04 BB21 BB31
 CC34 DD07 DD87 GG01 GG52
 GG74
 5K012 AA05 AB05 AB18 AC08 AC10
 AE13 BA03 BA07